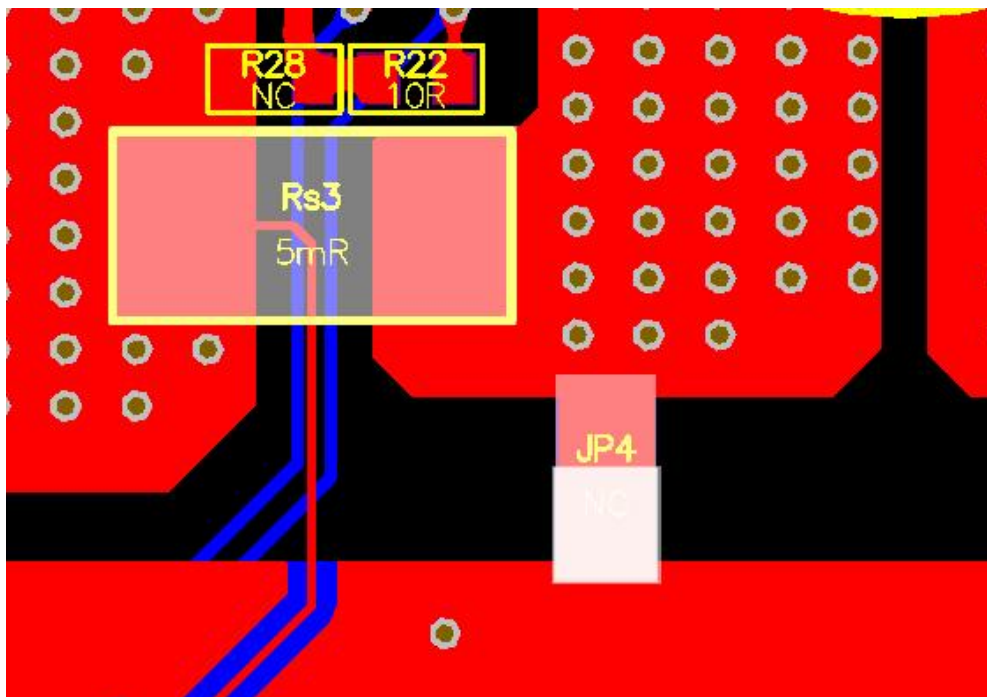


PCB Layout:

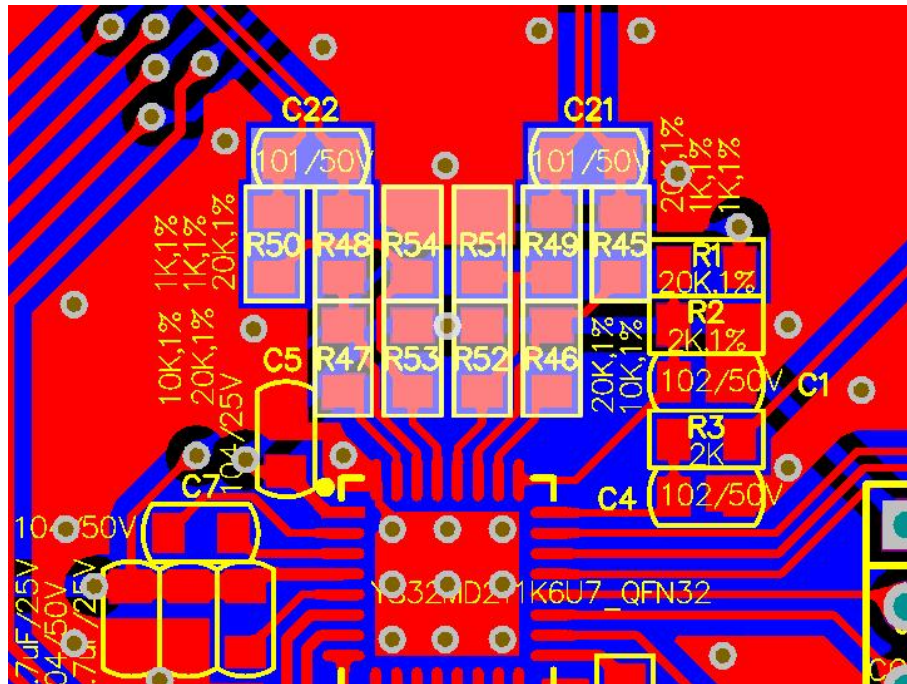
- ① R3 和 C4 尽量靠近 MCU
- ② 过流检测要从母线电阻上出线，线宽建议 0.2MM;

3、共地



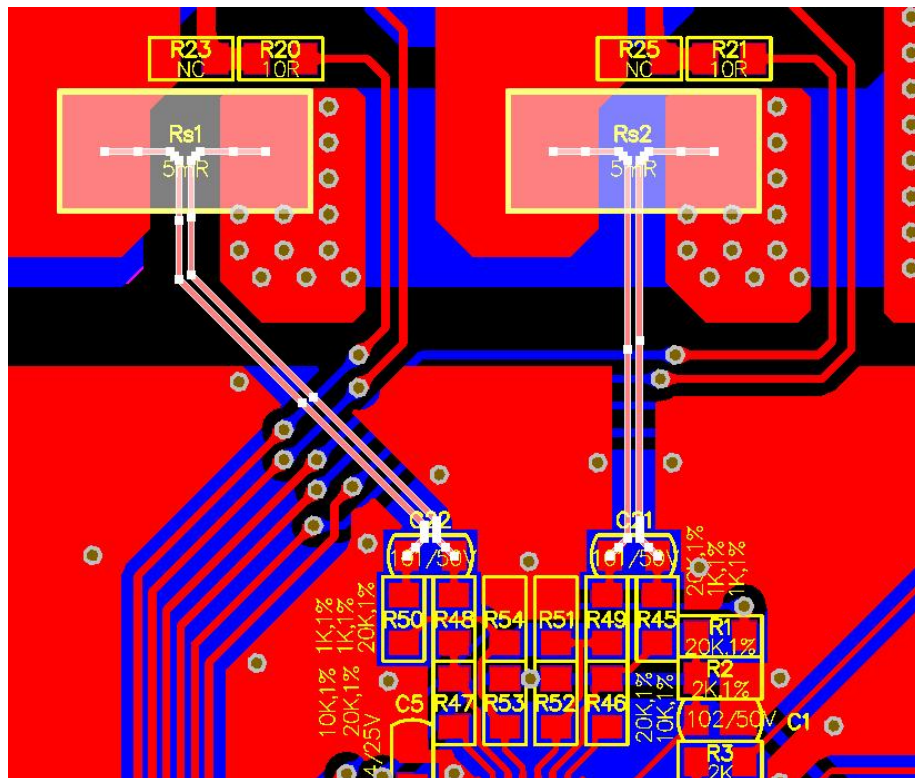
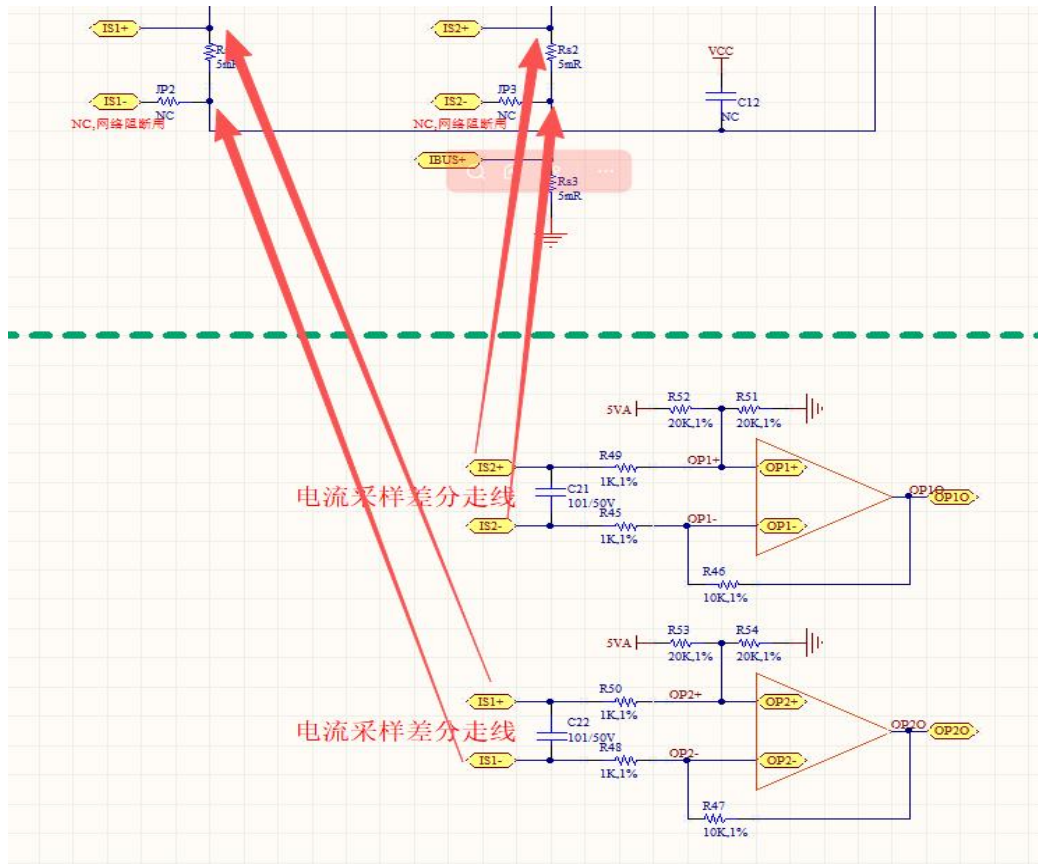
PCB Layout: 模拟地与功率地最好在母线电阻上共地（尽量靠近母线电阻）

4、运放增益电阻网络



PCB Layout: 运放增益电阻网络尽量靠近 MCU 的运放 IO 口

5、相电流采样

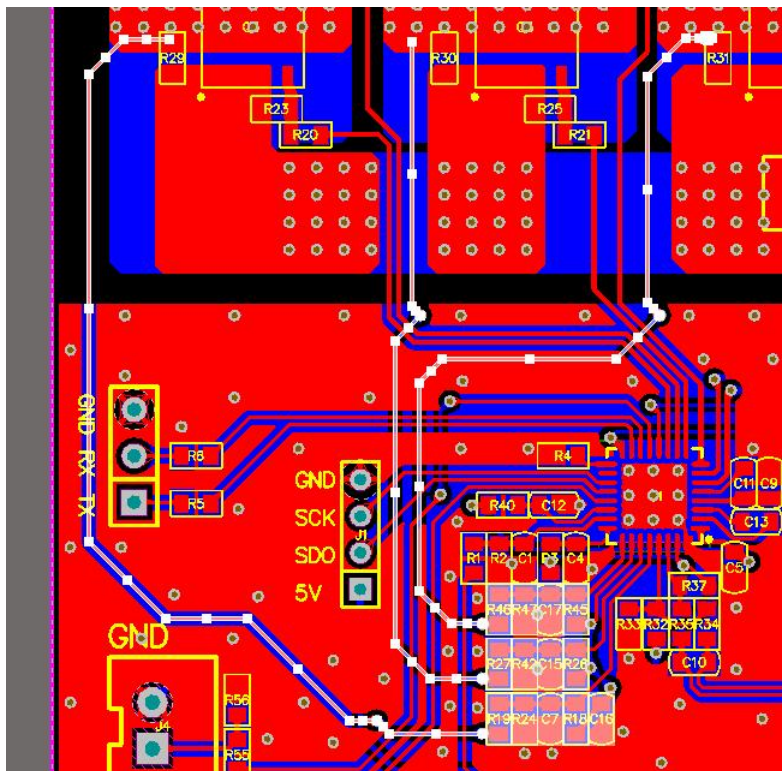
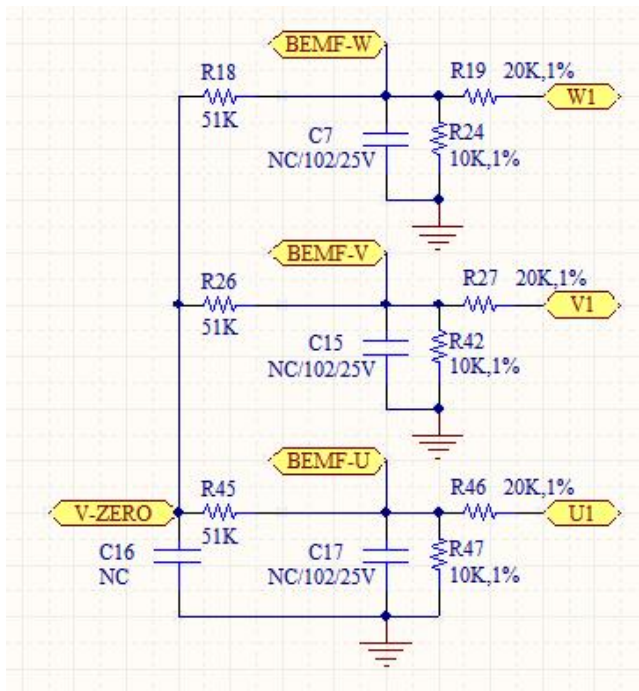


PCB Layout:

① 相电流采样一定要从采样电阻上出线且后面不能与其他非电流采样部分电路连接，线宽建议 0.2MM, 线距 0.2MM;

- ② 走差分线, 走线越短越好 (不用等阻抗, 所以无需走蛇形走线);
- ③ 差分走线要避免与驱动信号线等有大电流干扰原的线平行走线;

6、采反电动势电路 (BLDC)

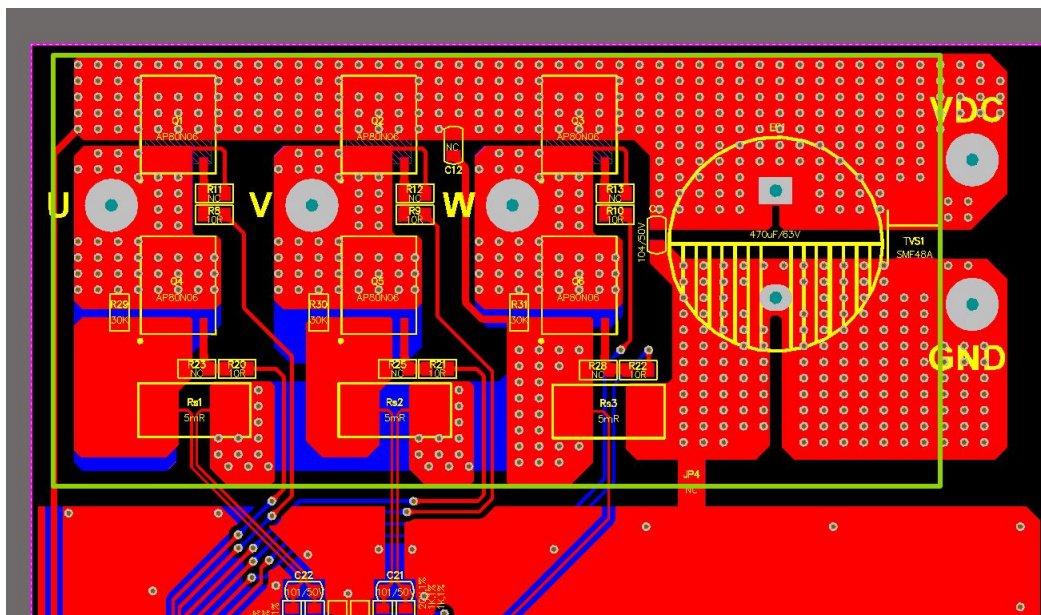


PCB Layout:

- ① 电机三相采反电动势走线注意要远离另外两相, 保持距离以免影响采样效果, 线宽建议 0.2MM;

② 注意反电动势走线要避免与驱动信号线等有大电流干扰原的线平行走线；

7、功率回路



PCB Layout:

功率部分的大电流回路（6个MOS+3个采样电阻+大电容）要尽量短，合围的面积尽量小，同时走线大小要考虑满足过电流能力。